

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-332616
(43)Date of publication of application : 21.11.2003

(51)Int.Cl. H01L 33/00
H01L 21/318

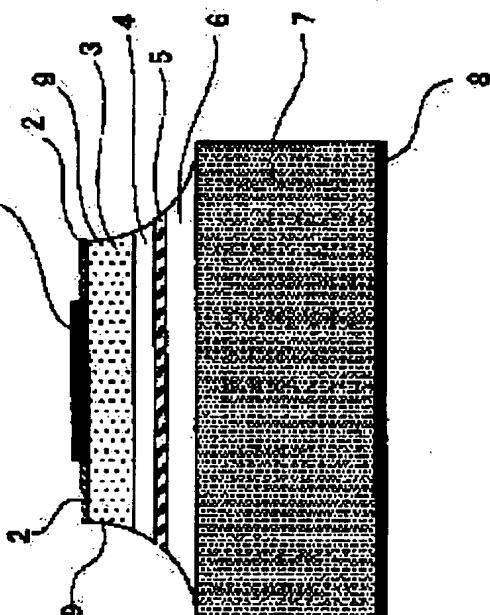
(21)Application number : 2002-138574 (71)Applicant : SHARP CORP
(22)Date of filing : 14.05.2002 (72)Inventor : WATANABE NOBUYUKI

(54) COMPOUND SEMICONDUCTOR ELEMENT AND ITS MANUFACTURING METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a compound semiconductor element having a silicon nitride film having sufficient capability as a protective film, and to provide a method for manufacturing the same.

SOLUTION: The method for manufacturing the compound semiconductor element comprises steps of forming a groove 9 to form the side face of a chip body by mesa etching or half dicing, and then forming a silicon nitride film (SiN film) as a protective film so as to coat the upper surface and the side face of the chip body by a plasma CVD method. In this method, the silicon nitride film has a refractive index of a range of 1.80 to 1.90 and a hydrogen content of less than 20%.



(5)

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-332616

(P2003-332616A)

(43) 公開日 平成15年11月21日 (2003.11.21)

(51) Int.Cl.⁷H 01 L 33/00
21/318

識別記号

F I

H 01 L 33/00
21/318

テマコード(参考)

A 5 F 0 4 1
B 5 F 0 5 8

審査請求 未請求 請求項の数4 O.L. (全8頁)

(21) 出願番号 特願2002-138574(P2002-138574)

(22) 出願日 平成14年5月14日 (2002.5.14)

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72) 発明者 渡邊 信幸

大阪府大阪市阿倍野区長池町22番22号 シ
ヤープ株式会社内

(74) 代理人 100062144

弁理士 青山 葉 (外2名)

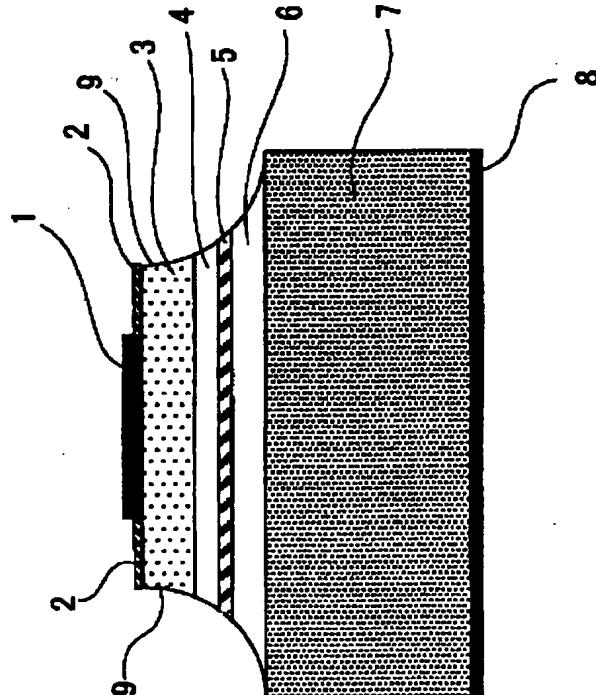
Fターム(参考) 5F041 AA43 CA04 CA35 CA36 CA49
CA57 CA67 CA76 CB11 CB36
5F058 BA07 BB01 BC08 BF07 BJ03

(54) 【発明の名称】 化合物半導体素子およびその製造方法

(57) 【要約】

【課題】 保護膜として十分な能力を持った窒化シリコン膜を備えた化合物半導体素子およびその製造方法を提供すること。

【解決手段】 メサエッチング又はハーフダイシングを行って、チップ本体の側面をなすべき溝9を形成した後、プラズマCVD法により、チップ本体の上面および側面を覆うように保護膜としての窒化シリコン膜(SiN膜)を形成する。この窒化シリコン膜は、屈折率が1.80～1.90の範囲内であり、かつ水素含有率が20%未満である。



【特許請求の範囲】

【請求項1】 化合物半導体材料からなるチップ本体の少なくとも上面の上に、保護膜としてプラズマCVD法による窒化シリコン膜が形成された化合物半導体素子であって、
上記窒化シリコン膜は、屈折率が1.80乃至1.90の範囲内であり、かつ水素含有率が20%未満であることを特徴とする化合物半導体素子。

【請求項2】 請求項1に記載の化合物半導体素子において、
上記保護膜として、上記窒化シリコン膜と、屈折率が1.80未満の窒化シリコン膜とが積層されていることを特徴とする化合物半導体素子。

【請求項3】 請求項1に記載の化合物半導体素子において、
上記保護膜としての窒化シリコン膜は、上記チップ本体の上面に連なる側面の上にも形成されていることを特徴とする化合物半導体素子。

【請求項4】 請求項3に記載の化合物半導体素子を製造する方法であって、
上記化合物半導体材料の表面からメサエッティング又はハーフダイシングを行って、上記チップ本体の側面をなすべき溝を形成した後、プラズマCVD法により、上記チップ本体の上面および側面を覆うように上記保護膜としての窒化シリコン膜を形成することを特徴とする化合物半導体素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 この発明は化合物半導体素子に関し、より詳しくは、GaNAs発光ダイオードなどに代表される化合物半導体素子に関する。また、この発明は、そのような化合物半導体素子を作製する化合物半導体素子の製造方法に関する。

【0002】

【従来の技術】 通常、GaNAs発光ダイオードなどに代表される化合物半導体素子では、素子の信頼性を高めるために、素子の表面（上面や側面）に保護膜が形成される。この保護膜の材料としては窒化シリコン、酸化シリコン、アルミナ等が挙げられる。これらの膜は、CVD（化学気相成長）法、プラズマCVD法、蒸着法などによって形成されている。その中でも、酸化を助長させる水分の侵入防止能力（耐水性）、素子特性低下の原因となる金属イオンやアルカリイオンの阻止能力、成膜の簡便性などの観点から、保護膜としてはプラズマCVDによる窒化シリコン膜が使用されることが多い。その理由は、プラズマCVDによる窒化シリコン膜によれば、例えば自然酸化膜を利用する場合に比して、保護膜の割れ、ハガレなどを低減させることができるからである。なお、保護膜として自然酸化膜を利用する場合は、膜質や膜厚が下地のAl（アルミニウム）混晶比に依存

するため、例えばAlを含む層と含まない層とが露出している素子側面で保護膜の不均一が生ずる。

【0003】 従来は、化合物半導体素子の保護膜としてのプラズマCVDによる窒化シリコン膜（窒化珪素膜）として、屈折率1.8~2.0であって水素含有量が20~40%の範囲にあるものが知られている（特開平1-226181号公報）。

【0004】

【発明が解決しようとする課題】 ところで、プラズマCVDによる窒化シリコン膜であっても、成膜条件によって膜質が変化する。例えば、膜自身が強いストレスを有したり、耐水性など保護膜としての能力が低くなることがある。

【0005】 そこで、この発明の課題は、保護膜として十分な能力を持った窒化シリコン膜を備えた化合物半導体素子およびその製造方法を提供することにある。

【0006】

【課題を解決するための手段】 この発明の化合物半導体素子は、化合物半導体材料からなるチップ本体の少なくとも上面の上に、保護膜としてプラズマCVD法による窒化シリコン膜が形成された化合物半導体素子である。そして、上記課題を解決するため、上記窒化シリコン膜は、屈折率が1.80乃至1.90の範囲内であり、かつ水素含有率が20%未満であることを特徴とする。

【0007】 なお、化合物半導体素子としては、例えばGaNAs発光ダイオードがあげられる。

【0008】 「水素含有率」は、膜中の原子数比、つまり、水素原子数／全原子数で定義される。

【0009】 この発明の化合物半導体素子では、化合物半導体材料からなるチップ本体の少なくとも上面に、保護膜としてプラズマCVD法による窒化シリコン膜が形成されている。したがって、この安定した保護膜によって、素子の信頼性に影響を及ぼす水分の侵入、不純物イオンの侵入を阻止することができる。また、保護膜の割れ、剥れなどによるアセンブリ上の問題も回避することができる。また、上記保護膜としてのプラズマCVD法による窒化シリコン膜は、屈折率が1.80乃至1.90の範囲内であり、かつ水素含有率が20%未満である。このように屈折率が1.80以上で、かつ水素含有率が20%未満であれば、耐水性を良好に実現できる。また、屈折率が1.90以下であれば、膜割れ、膜剥れなどの不具合を確実に防止できる。なお、裏付けデータについては後に詳述する。

【0010】 一実施形態の化合物半導体素子は、上記保護膜として、上記窒化シリコン膜と、屈折率が1.80未満の窒化シリコン膜とが積層されていることを特徴とする。

【0011】 この一実施形態の化合物半導体素子では、上記保護膜として、上記窒化シリコン膜と、屈折率が1.80未満の窒化シリコン膜とが積層されている。こ

れにより、上記保護膜が、屈折率が1.80乃至1.90の範囲内であり、かつ水素含有率が20%未満である窒化シリコン膜のみからなる場合に比して、膜自身が持つストレスが緩和される。したがって、膜割れ、膜剥れなどの不具合をさらに確実に防止できる。

【0012】一実施形態の化合物半導体素子は、上記保護膜としての窒化シリコン膜は、上記チップ本体の上面に連なる側面の上にも形成されていることを特徴とする。

【0013】この一実施形態の化合物半導体素子では、上記保護膜としての窒化シリコン膜は、上記チップ本体の上面に連なる側面の上にも形成されている。つまり、上記チップ本体の表面（露出面）のうち信頼性に影響する部分が、上記保護膜としての窒化シリコン膜によって覆われている。したがって、素子の信頼性を高めることができる。

【0014】また、この発明の化合物半導体素子の製造方法は、上記一実施形態の化合物半導体素子の化合物半導体素子を製造する方法である。そして、上記化合物半導体材料の表面からメサエッティング又はハーフダイシングを行って、上記チップ本体の側面をなすべき溝を形成した後、プラズマCVD法により、上記チップ本体の上面および側面を覆うように上記保護膜としての窒化シリコン膜を形成することを特徴とする。

【0015】この発明の化合物半導体素子の製造方法では、チップ本体をなすべき化合物半導体材料の表面からメサエッティング又はハーフダイシングを行って、上記チップ本体の側面をなすべき溝を形成する。しかる後、プラズマCVD法により、上記チップ本体の上面および側面を覆うように、保護膜としての窒化シリコン膜を形成する。この窒化シリコン膜は、屈折率が1.80乃至1.90の範囲内であり、かつ水素含有率が20%未満であるものとする。このようにした場合、化合物半導体材料からなるチップ本体の少なくとも上面に、保護膜としてプラズマCVD法による窒化シリコン膜が形成される。したがって、この安定した保護膜によって、素子の信頼性に影響を及ぼす水分の侵入、不純物イオンの侵入を阻止することができる。また、保護膜の割れ、剥れなどによるアセンブリ上の問題も回避することができる。また、上記保護膜としてのプラズマCVD法による窒化シリコン膜は、屈折率が1.80乃至1.90の範囲内であり、かつ水素含有率が20%未満である。このように屈折率が1.80以上で、かつ水素含有率が20%未満であれば、耐水性を良好に実現できる。また、屈折率が1.90以下であれば、膜割れ、膜剥れなどの不具合を確実に防止できる。また、上記保護膜としての窒化シリコン膜は、上記チップ本体の上面に連なる側面の上にも形成される。つまり、上記チップ本体の表面（露出面）のうち信頼性に影響する部分が、上記保護膜としての窒化シリコン膜によって覆われる。したがって、素子

の信頼性を高めることができる。

【0016】

【発明の実施の形態】以下、この発明の化合物半導体素子およびその製造方法を図示の実施の形態により詳細に説明する。

【0017】図1は、この発明の一実施形態の化合物半導体素子としてのGaAlAs発光ダイオード（チップ）の断面構造を示している。

【0018】このGaAlAs発光ダイオードは、p型GaAs基板7上に、p型Ga_{1-x}Al_xAsクラッド層（混晶比x=0.6、厚み20μm）6、ノンドープ活性層（混晶比x=0.2、厚み1μm）5、n型Ga_{1-x}Al_xAsクラッド層（混晶比x=0.4、厚み10μm）4およびn型Ga_{1-x}Al_xAsコンタクト層（混晶比x=0.6、厚み30μm）3を、この順に備えている。これらの基板7および各層6、5、4、3がチップ本体を構成している。チップ本体の両側には、チップ本体の側面の一部（上部）をなすように、コンタクト層3の上面から基板7の上面まで達するメサ溝9、9が形成されている。この例では、コンタクト層3の上面、つまりチップ本体の上面を覆うように、保護膜としてプラズマCVD法による窒化シリコン膜（以下「SiN膜」という。）2が形成されている。1、8は電極を示している。この例では、チップ本体（基板7）はダイシングして分割されている。

【0019】このGaAlAs発光ダイオードは、次のようにして作製される。

【0020】i) 先ず液層エピタキシャル成長法により、p型GaAs基板7の表面上にp型クラッド層6、ノンドープ活性層5、n型クラッド層4、n型コンタクト層3の計4層を形成する。p型ドーパントとしてマグネシウム、n型ドーパントとしてテルルを用いる。このように基板7上にエピタキシャル層6、5、4、3が形成された状態のものを、エピタキシャルウェハと呼ぶ。

【0021】ii) 次に、p型GaAs基板7の裏面をエッティングして、エピタキシャルウェハを所定の厚みとする。このときp型GaAs基板7を全て除去する必要はない。

【0022】iii) 次に、フォトリソグラフィを行って、エピタキシャルウェハの表面に、この例では矩形パターンのレジスト（図示せず）を設ける。レジストの隙間は格子状パターンとなる。そして、このレジストをマスクとしてメサエッティングを行って、コンタクト層3の上面から基板7の上面まで達するメサ溝9、9を形成する。なお、メサエッティングによるメサ溝形成に代えて、ハーフダイシングを行って、コンタクト層3の上面から基板7の上面まで達するダイシング溝を形成し、その後、ダイシング溝の内面をエッティングして上記ダイシングによるダメージ層を除去する方法を探ってもよい。上記何れの方法を探っても、上記エピタキシャルウェハ上

に、素子分割の目安（素子分割ライン）となる格子状パターンの溝を形成することができる。

【0023】iv) 次に、プラズマCVD法によって、エピタキシャルウェハ上の全域に保護膜としてのSiN膜2を形成する。このとき、成膜条件として、基板（エピタキシャルウェハ）の温度を250°C、RFパワーを100W、チャンバ内の圧力を6.6Pa（約500mTorr）にそれぞれ設定する。さらに、原料ガスであるアンモニアとシランの総流量を250sccm（一定）となるように設定した上、SiN膜2の屈折率が1.80～1.90となり、かつ水素含有率が20%未満になるように原料ガス流量比（NH₃/SiH₄）を設定する。詳しくは後述するが、この例ではSiN膜2の膜質を確認するために、アンモニアとシランの流量比（NH₃/SiH₄）を様々な変更して複数の試料を作製した。この例では、成膜期間中、原料ガス流量比（NH₃/SiH₄）は一定とした。

【0024】v) 次に、このウェハ上に感光性レジストを塗布し、フォトリソグラフィを行って、上記レジストのうち電極1を形成すべき領域およびメサ溝9の内面上の部分に開口を形成する。続いて、残っているレジストをマスクとしてエッチングを行って、SiN膜2のうち上記レジストの開口に相当する部分、つまり電極1を形成すべき領域およびメサ溝9の内面上の部分を除去する。

【0025】vi) 次に、上記レジストを除去した後、蒸着またはスパッタリングにより、ウェハの表面、裏面の各全域に電極材料層を形成する。先のSiN膜のパターン加工と同様に、フォトリソグラフィおよびエッチングを行って、ウェハ表面の電極材料層のうち不要部分を除去して、コンタクト層3の上面上の部分（図1中に示す部分）のみを残す。なお、ウェハ裏面の電極材料層はそのまま残す。

【0026】vii) 最後に、ダイシングまたは裏面に書き込みを入れたスクライプ方式によって、上記ウェハを図1中に示すような各発光ダイオード素子（チップ）に分割する（作製完了）。

【0027】さて、既述のように、この例ではSiN膜2の膜質を確認するために、プラズマCVD法で原料ガスであるアンモニアとシランの流量比を様々な変更して複数の試料を作製した（上記iv）。なお、他の成膜条件は、基板（エピタキシャルウェハ）の温度が250°C、RFパワーが100W、チャンバ内の圧力が6.6Pa（約500mTorr）、原料ガスであるアンモニアとシランの総流量が250sccm（一定）である。

【0028】SiN膜の膜質（特性）は、プラズマCVD成膜時において原料流量比（NH₃/SiH₄）、温度、RF（高周波）パワー、圧力を変更することによって変化する。成膜装置によっても膜質が変化することがある。中でも、原料流量比（NH₃/SiH₄）は窒化シ

リコンの特性を決める大きな要因であり、図3～図5に示すように、原料ガス流量比（NH₃/SiH₄）を変更することによりSiN膜の膜質が大きく変化する。

【0029】図3は、原料ガス流量比（NH₃/SiH₄）と、得られたSiN膜の屈折率との関係を示している。この屈折率は、ウェハの上に堆積されたSiN膜を、楕円分光法を用いる市販の屈折率測定装置によって測定した。分かるように、原料ガス流量比（NH₃/SiH₄）が小さくなればSiN膜の屈折率が大きくなる一方、原料ガス流量比（NH₃/SiH₄）が大きくなればSiN膜の屈折率が小さくなっている。なお、図4、図5の各試料の測定データはこの屈折率のデータと対応付けられている。

【0030】図4は、原料ガス流量比（NH₃/SiH₄）と、得られたSiN膜の酸素起因の特性X線強度との関係を示している。この酸素起因の特性X線強度は、GaAs基板上に堆積されたSiN膜であって、耐水性を確認するために純水でボイルされたものを、蛍光X線分析法によって測定した。図中の○印、△印はそれぞれ純粋ボイルを12時間、24時間受けた試料の測定データを示している。特性X線強度50はバックグラウンドレベルであり、酸素起因の特性X線は検出されていないことを現す。純粋ボイルを12時間受けた試料の特性X線強度データ（○印）では、原料ガス流量比（NH₃/SiH₄）=85/165以下の試料がバックグラウンドレベルを維持しているが、原料ガス流量比（NH₃/SiH₄）=100/150の試料では酸素（水分）が検出されている。純粋ボイルを24時間受けた試料の特性X線強度データ（△印）では、原料ガス流量比（NH₃/SiH₄）=60/90以下の試料がバックグラウンドレベルを維持しているが、原料ガス流量比（NH₃/SiH₄）=85/165以上の試料では酸素（水分）が検出されている。原料ガス流量比（NH₃/SiH₄）が小さくなれば耐水性が低下する一方、原料ガス流量比（NH₃/SiH₄）が大きくなれば耐水性が向上している。

【0031】この図4の純粋ボイルを12時間受けた試料の特性X線強度データ（○印）と図3の屈折率データとを併せれば、SiN膜が十分な耐水性を有するためにには、その屈折率が1.80以上であることを要することが分かる。純粋ボイルを24時間受けた試料の特性X線強度データ（△印）を見れば、屈折率が1.85以上であれば、さらに望ましいことが分かる。

【0032】一方、屈折率を1.90としたSiN膜2を有する発光ダイオードでは、素子化の過程でSiN膜2自身のストレスに起因する膜割れが約5%の頻度で発生した。したがって、膜割れを回避するためにはSiN膜の屈折率は1.90以下であるのが望ましいことが分かる。

【0033】また、図5は、原料ガス流量比（NH₃/

SiH_4)と、得られた SiN 膜のバッファードふつ酸($\text{NH}_3\text{F} : \text{HF} = 15 : 2$)によるエッチングレートとの関係を示している。なお、図3に示した屈折率データも併せて示している。分かるように、原料ガス流量比(NH_3/SiH_4)が小さくなればエッチングレートが小さくなる一方、原料ガス流量比(NH_3/SiH_4)が大きくなればエッチングレートが大きくなっている。

【0034】さらに、図示しないが、赤外吸収スペクトルの測定結果によれば、屈折率が1.80の SiN 膜(つまり原料流量比(NH_3/SiH_4) = 85/165のもの)の水素含有率(原子数比)は21%であった。他の条件で得られた SiN 膜の水素含有量は未測定である。しかし、一般的に、エッチングレートが小さければ水素含有率が多く、エッチングレートが大きければ水素含有率が少ないという傾向があることが知られている。ここで図5の結果を踏まえれば、上述の成膜条件で得られた屈折率1.8~1.9の SiN 膜の水素含有率は20%未満となっていることが分かる。

【0035】以上に述べたように、保護膜としての SiN 膜2の屈折率が1.80以上で、かつ水素含有率が20%未満であれば、耐水性を良好に実現できる。また、屈折率が1.90以下であれば、膜割れ、膜剥離などの不具合を確実に防止できる。

【0036】なお、上述のGaN発光ダイオードの作製例では、保護膜としての SiN 膜2の成膜期間中、原料ガス流量比(NH_3/SiH_4)は一定としたが、これに限られるものではない。 SiN 膜2の形成初期は屈折率が1.80以下となるように原料ガス流量比を設定し、形成終了直前で屈折率が1.80~1.90の範囲内になるように原料ガス流量比を段階的または連続的に切り替えて設定しても良い。これにより、上記保護膜としての SiN 膜が、屈折率が1.80~1.90の範囲内であり、かつ水素含有率が20%未満である部分のみからなる場合に比して、膜自身が持つストレスを緩和できる。したがって、膜割れ、膜剥離などの不具合をさらに確実に防止できる。

【0037】また、上述のGaN発光ダイオードの作製例では、 SiN 膜2のうちメサ溝9の内面上の部分を除去したが、これに限られるものではない。フォトリソグラフィを行って、上記レジストのうち電極1を形成すべき領域およびメサ溝9の内面上の部分に開口を形成する工程で、フォトリソグラフィのレジストマスクパターンを変更して、図2に示すように、メサ溝9の内面上に SiN 膜2を残すようにしても良い。このようにした場合、チップ本体の表面(露出面)のうち信頼性に影響する部分を、保護膜としての SiN 膜2によって覆うことができる。したがって、素子の信頼性を高めること

ができる。なお、このようにメサ溝9の内面上に SiN 膜を残す場合であっても、素子分割ライン上の SiN 膜は除去するのが望ましい。この理由は、素子分割時に分割ラインからの膜割れが生ずるのを防止するためである。

【0038】以上は、本発明をGaN発光ダイオードおよびその製造方法に適用した場合について述べた。本発明は、それに限られるものではなく、屋内及び屋外用表示パネル、車載用表示ランプ、信号機、携帯電話用バックライト等で使用される高輝度化合物半導体発光ダイオード、フォトインタラプタ、フォトカプラ等の機能デバイスに使用する発光ダイオード、およびそれらの製造方法に広く適用される。

【0039】

【発明の効果】以上より明らかなように、この発明の化合物半導体素子は、保護膜として十分な能力を持った窒化シリコン膜を備える。したがって、この安定した保護膜によって、素子の信頼性に影響を及ぼす水分の侵入、不純物イオンの侵入を阻止することができる。また、保護膜の割れ、剥離などによるアセンブリ上の問題も回避することができる。

【0040】また、この発明の化合物半導体素子の製造方法によれば、そのような化合物半導体素子を作製できる。

【図面の簡単な説明】

【図1】この発明の一実施形態の化合物半導体素子の断面構造を示す図である。

【図2】上記化合物半導体素子の変形例を示す図である。

【図3】原料ガス流量比(NH_3/SiH_4)と、得られた SiN 膜の屈折率との関係を示す図である。

【図4】原料ガス流量比(NH_3/SiH_4)と、得られた SiN 膜の酸素起因の特性X線強度との関係を示す図である。

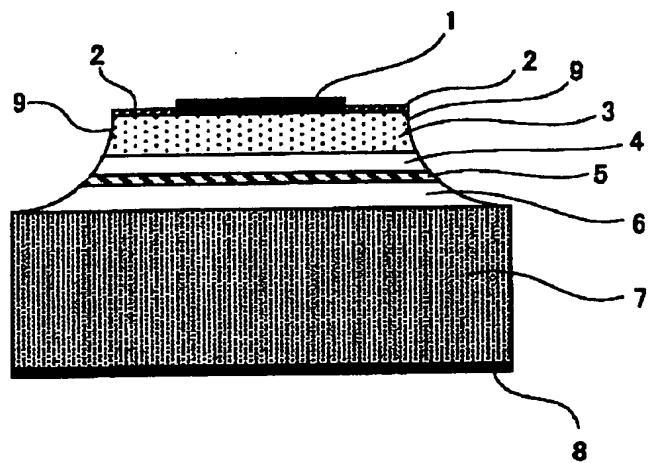
【図5】原料ガス流量比(NH_3/SiH_4)と、得られた SiN 膜のバッファードふつ酸によるエッチングレートとの関係を示す図である。

【符号の説明】

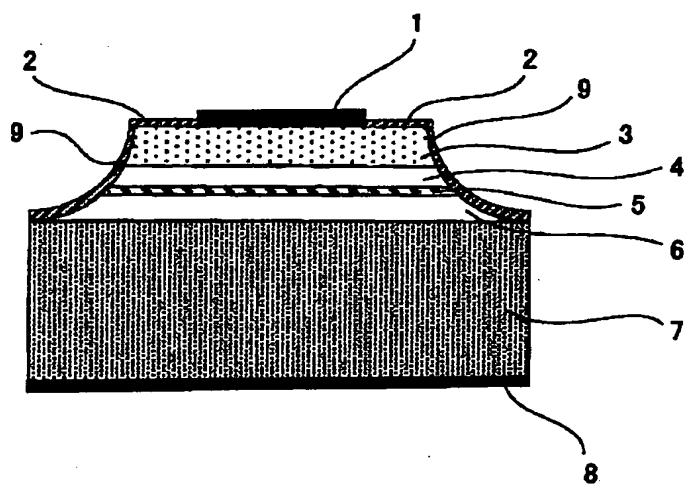
1 電極

- 40 2 SiN 膜
- 3 n型コンタクト層
- 4 n型クラッド層
- 5 活性層
- 6 p型クラッド層
- 7 p型GaN基板
- 9 メサ溝

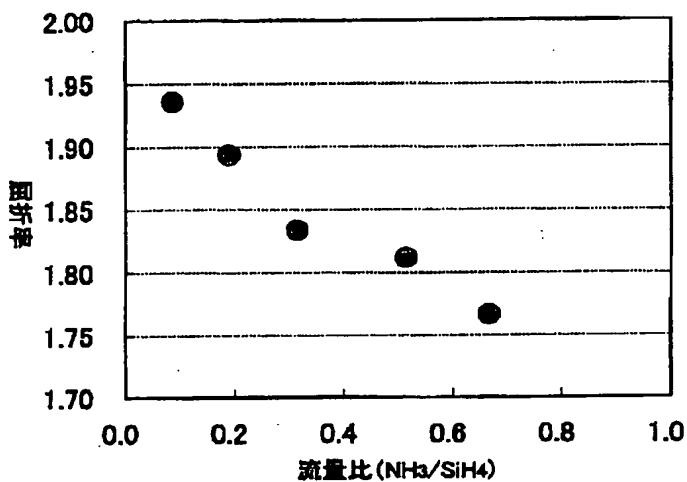
【図1】



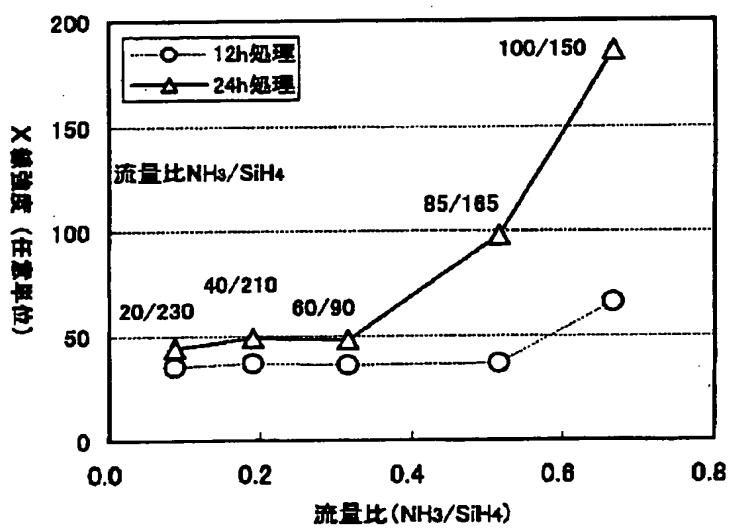
【図2】



【図3】



【図4】



【図5】

